

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 04142074
 PUBLICATION DATE : 15-05-92

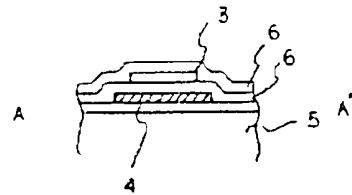
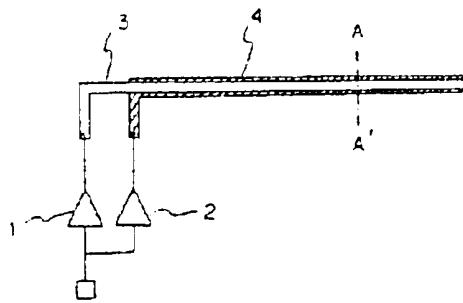
APPLICATION DATE : 02-10-90
 APPLICATION NUMBER : 02264091

APPLICANT : SEIKO EPSON CORP;

INVENTOR : SAKURAI YOICHI;

INT.CL. : H01L 27/04 H01L 21/3205 H01L 21/90

TITLE : SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To make it possible to transmit a high speed signal by laying out a signal electrode between a signal transmission wire and a semiconductor substrate and supplying a signal whose phase is identical to a transmission signal to said signal electrode from each discrete signal drive device.

CONSTITUTION: The output of a signal drive device 1 is connected with a signal transmission wire 3 and transmits an electric signal to the input of a different signal drive device. The output of a signal drive device 2 is connected with a signal electrode 4 while the output of the signal drive device 1 and a signal with the same phase are supplied to the signal electrode 4. The signal electrode 4 is laid out between a semiconductor board 5 and the signal transmission wire 3 where an insulation film 6 is clamped. When the capacity between the signal electrode 4 and the semiconductor is specified as C2 while the capacity between the signal transmission wire 3 and the signal electrode 4 is specified as C1, if the signal electrode 4 changes with time at a potential equivalent to the signal transmission wire 3, apparently, a parasitic capacity C1 will take a value nearest to zero while the capacity 2 is charged and discharged by a signal drive device 2 and the signal drive device 1 drives only the capacity C1. This construction makes it possible to transmit a high speed signal even when the signal transmission wire 3 is extended and wiring resistance is increased.

COPYRIGHT: (C)1992,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 平4-142074

⑫ Int. Cl. 5

H 01 L 27/04
21/3205
21/90

識別記号

厅内整理番号

D 7514-4M

V 7353-4M

7353-4M H 01 L 21/88

⑬ 公開 平成4年(1992)5月15日

審査請求 未請求 請求項の数 1 (全4頁)

A

⑭ 発明の名称 半導体装置

⑮ 特願 平2-264091

⑯ 出願 平2(1990)10月2日

⑰ 発明者 桜井 洋一 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出願人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

⑲ 代理人 弁理士 鈴木 喜三郎 外1名

明細書

1. 発明の名称

半導体装置

従来の半導体装置の信号伝送配線構造は第3図に示す様に、信号駆動素子1の出力は信号伝送配線3に接続され、信号伝送配線3は定電位に固定された半導体基板上に対向して配されていた。

2. 特許請求の範囲

第1の信号駆動素子及び前記第1の信号駆動素子と同位相の信号を駆動する第2の信号駆動素子を有し、前記第1の信号駆動素子の出力は信号伝送配線に接続され、前記第2の信号駆動素子の出力は信号電極に接続され、前記信号電極は、定電位領域と前記信号伝送配線の間に配することを特徴とする半導体装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置の信号伝送配線構造に関する。

(従来の技術)

(発明が解決しようとする課題)

しかし、前述の従来技術では、信号伝送配線と半導体基板の間に寄生容量が存在し、信号駆動素子から信号を伝送した場合、駆動素子の出力インピーダンスをいくら小さくしても、配線抵抗及び寄生容量により信号に遅れが生じ高速信号伝送ができないという問題を有する。

そこで本発明はこのような問題を解決するもので、その目的とするところは高速信号伝送を可能とする半導体装置を提供するところにある。

(課題を解決するための手段)

本発明の半導体装置は、第1の信号駆動素子及び前記第1の信号駆動素子と同位相の信号を駆動する第2の信号駆動素子を有し、前記第1の信号

駆動素子の出力は第1の信号伝送配線に接続され、前記第2の信号駆動素子の出力は第2の信号電極に接続され、前記第2の信号電極は、定電位領域と前記第1の信号伝送配線の間に配することを特徴とする。

(実施例)

第1図は本発明の一実施例の構成図であり、第2図は半導体基板上に構成された信号伝送配線の「A-A'」における断面図である。

信号駆動素子1の出力は信号伝送配線3に接続され他の信号駆動素子の入力に電気信号を伝送する。信号駆動素子2の出力は信号電極4に接続され、信号駆動素子1の出力と同位相の信号を信号電極4に供給する。信号電極4は絶縁膜をはさんで半導体基板5と信号伝送配線3の間に配される。信号駆動素子1の出力インピーダンスをR、信号伝送配線と半導体基板間の寄生容量をC₀とすると、信号が入った場合、寄生容量C₀を充電するのに必要な時間が信号の遅延時間となる。この信号の遅延時間は

ことになる。

従って、信号伝送配線3が長くなり配線抵抗が大きくなってしまっても、高速信号の伝送が可能となる。

第4図は本発明における信号伝送配線構造の別の実施例を示す「A-A'」の断面図である。第2図の信号電極4に対応する電極は半導体基板内にN型もしくはP型の拡散電極7として形成される。この場合半導体装置の金属配線層の数が制限される場合に有効である。

第5図は本発明における信号伝送配線構造の別の実施例を示す「A-A'」の断面図である。第2図の信号電極4に対応する電極は半導体基板内に形成された拡散電極7と、信号電極4とから成りそれそれ個別の信号駆動素子の出力に接続されている。この場合信号伝送配線3の半導体基板に対する負荷容量の影響はさらに小さくなり、より高速の信号伝送が可能となる。

第6図は本発明の信号伝送電極における別の構成図である。第1図に対して、信号電極4を複数に分割している。この複数の信号電極は同一の信号

遅延時間はCとRの積に比例する。信号伝送配線3と半導体基板5が直接対向している場合は、信号伝送配線3の面積に比例して容量Cが大きくなる。ここで信号の遅延時間を小さくし高速信号伝送を可能にするためには、出力インピーダンスRを小さくするか、もしくは寄生容量Cを小さくするかのいずれかである。Rを小さくした場合、信号伝送配線が長くなると配線抵抗が無視できなくなり高速化の効果に限界が出てくる。さらに配線抵抗が大きくなると、高速信号伝送は信号伝送配線の分布定数で決ってしまう。

本発明において、信号電極4と半導体基板間の容量をC₀とし、信号伝送配線3と信号電極4間の容量をC₁とする。信号電極4が信号伝送配線3と同じ電位で時間的に変化した場合、信号電極4と信号伝送配線3はほぼ同電位であり、信号伝送配線3に対する寄生容量C₁に対する充放電は少なく、見かけ上寄生容量C₁はゼロに近い値となる。容量C₀は信号駆動素子2によって充放電され、信号駆動素子1は容量C₁のみを駆動する

号駆動素子、もしくは複数の信号駆動素子に個々に接続されている。高速信号を動作基準信号として、半導体装置内の各機能ブロックに供給する場合、信号電極4を複数に分ける事により半導体装置のレイアウト上、本発明をより実現しやすくなる。また信号電極4と半導体基板間の寄生容量を分散することにより、信号電極4の駆動素子能力も分散することができる。

(発明の効果)

以上述べたように本発明によれば、信号伝送配線と半導体基板との間に信号電極を配し、その信号電極に伝送信号と同位相の信号を個別の信号駆動素子から供給することにより、伝送信号の配線容量による信号遅延を抑え、また配線抵抗が大きくなってしまっても、高速信号伝送を可能にするという効果を有する。

また半導体装置の動作基準信号として高速信号を半導体装置全域に供給する場合、信号駆動素子からの配線距離による信号波形への影響を小さく

することができる。半導体装置のサイズが大きいほど配線容量、配線抵抗は大きくなり、本発明は、高密度に対しより有効になる。

6 ……絶縁膜
7 ……並駆電極

4 図面の簡単な説明

以上

第1図は本発明の半導体装置の一実施例を示す構成図。

第2図は本発明の半導体装置を示す断面図。

第3図は従来の半導体装置の一実施例を示す構成図。

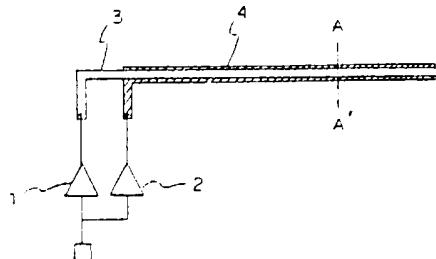
第4図は本発明の半導体装置を示す別の実施例の断面図。

第5図は本発明の半導体装置を示す別の実施例の断面図。

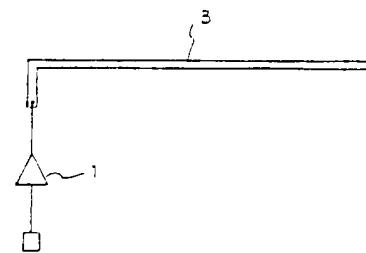
第6図は本発明の半導体装置の一実施例を示す構成図。

出願人 セイコーエプソン株式会社
代理人 井理士 鈴木喜三郎(他1名)

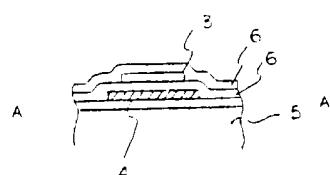
- 1, 2 ……信号駆動素子
- 3 ……信号伝送配線
- 4 ……信号電極
- 5 ……半導体基板



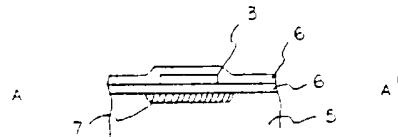
第1図



第3図

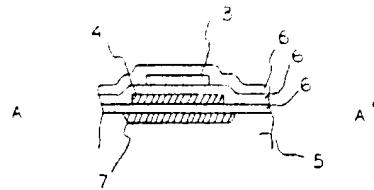


第2図

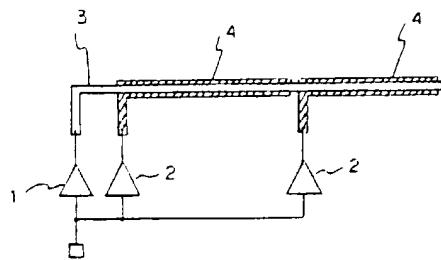


第4図

特開平4-142074 (4)



第 5 図



第 6 図